

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-265480

(43)公開日 平成6年(1994)9月22日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
G 0 1 N 21/88	E	8304-2J		
G 0 1 B 11/24	F	9108-2F		
G 0 6 F 15/62	4 0 5 A	9287-5L		
// H 0 1 L 21/66	J	7630-4M		

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21)出願番号 特願平5-52035

(22)出願日 平成5年(1993)3月12日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 田畑 光雄

神奈川県川崎市幸区堀川町72番地 株式会
社東芝堀川町工場内

(72)発明者 東條 徹

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(72)発明者 渡辺 智英

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝多摩川工場内

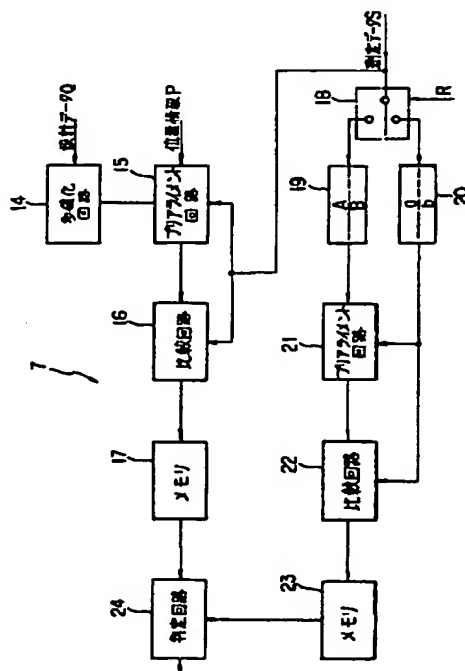
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 パターン欠陥検査方法および検査装置

(57)【要約】

【目的】位相シフトマスクのような試料の場合であっても、構成の複雑化を招かず、簡単に、かつ厳密な検査を行えるパターン欠陥検査方法および検査装置を提供する。

【構成】被検査パターンの形成されている試料を光学的に走査して得られた測定データ(S)と試料への被検査パターンの作成時に用いた設計データ(Q)とを順次比較(16, 17)して被検査パターンの欠陥を検出するパターン欠陥検査方法において、一定形状のパターンが繰返し形成されている領域では、少なくとも前記走査によって順次得られる一定領域分毎の測定データ同士を比較(19, 20, 21, 21, 23)して被検査パターンの欠陥情報を得る検査手法を取入れている。



1

【特許請求の範囲】

【請求項1】被検査パターンが形成されている試料を光学的に走査して得られた測定データと上記試料への上記被検査パターンの作成時に用いた設計データとを順次比較して上記被検査パターンの欠陥を検出するパターン欠陥検査方法において、一定形状のパターンが繰返し形成されている領域では、少なくとも前記走査によって順次得られる一定領域分毎の測定データ同士または上記走査によって順次得られる一定領域分毎の測定データと基準となる上記一定領域分のデータとを比較して前記被検査パターンの欠陥情報を得る検査手法を取入れていることを特徴とするパターン欠陥検査方法。

【請求項2】一定形状のパターンが繰返し形成されている前記領域では、前記走査によって得られた測定データと前記設計データとを順次比較して前記被検査パターンの欠陥情報を得る第1の検査手法と、前記走査によって順次得られる一定領域分毎の測定データ相互または上記走査によって順次得られる一定領域分毎の測定データと基準となる上記一定領域分のデータとを比較して前記被検査パターンの欠陥情報を得る第2の検査手法とを併用し、前記第1および第2の検査手法で得られた欠陥情報を予め定められた判定基準に基いて判定していることを特徴とする請求項1に記載のパターン欠陥検査方法。

【請求項3】被検査パターンの形成されている試料を光学的に走査して上記被検査パターンの実測データを得る測定データ取得手段と、前記試料への前記被検査パターンの作成時に用いた設計データを記憶した記憶手段と、この記憶手段から読み出された設計データと前記測定データ取得手段で得られた測定データとを比較して前記被検査パターンの欠陥情報を得る第1の欠陥情報取得手段と、前記記憶手段から読み出される前記設計データに基いて一定形状のパターンが繰返し形成されている領域を示す領域情報を出力する手段と、この手段から前記領域情報が出力されているとき、前記走査によって順次得られる一定領域分の測定データ同士または上記走査によって順次得られる一定領域分毎の測定データと基準となる上記一定領域分のデータとを比較して前記被検査パターンの欠陥情報を得る第2の欠陥情報取得手段と、前記第1および第2の欠陥情報取得手段で得られた欠陥情報を予め定められた判定基準に基いて判定する手段とを具備してなることを特徴とするパターン欠陥検査装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、たとえば半導体集積回路や液晶表示装置の製造工程において使用されるマスクのパターン検査等に用いられるパターン欠陥検査方法および検査装置に関する。

【0002】

【従来の技術】大規模集積回路(LSI)の製造歩留まりは、露光工程において使用されるフォトマスクの良否

2

によって大きく左右される。すなわち、露光工程で使用されるフォトマスクにパターン欠陥が存在すると、高い歩留まりは望めない。したがって、通常はフォトマスク製作後にパターン欠陥検査装置を用いてマスクパターンを検査し、合格したフォトマスクだけを用いるようにしている。

【0003】パターン欠陥検査装置としては、パターンの描かれている試料を観察して得た測定データとパターン作成時に用いた設計データとを比較して欠陥を検出する方式を採用したものと、同じパターンの描かれた2つの試料をそれぞれ別の観察手段で観察して得た測定データ同士を比較して欠陥を検出する方式を採用したものとが考えられている。

【0004】前者の場合には、設計データと比較しているので、厳密な検査が可能であり、1つの試料に1つのパターンが形成されている場合でも検査が可能であるなどの利点がある。後者の場合には、同じパターンの描かれた2つの試料を必要とするが、設計データを必要としないので装置構成が簡単になる利点がある。

【0005】ところで、最近では、集積度をさらに向上させるために、露光工程で使用するフォトマスクとして、クロムパターンと位相シフトとが混在した位相シフトマスクを使用しようとする試みがなされている。この位相シフトマスクに関する技術的な内容は、たとえば、1990年7月号のNIKKEI MICRODEVICE, P108や、1991年8月号のNIKKEI MICRODEVICE, P52に詳しく記載されている。

【0006】このような位相シフトマスクを検査する場合、設計データと測定データとを比較する前者の欠陥検査装置では、2回にわたって設計データを読み取るための専用のビット展開回路を設ける必要があるため、装置構成が一層複雑になる問題があった。また、後者の欠陥検査装置では、先に述べたように、同じパターンの描かれた2つの試料を必要とするため、位相シフトマスクのような試料の場合には適用が困難であった。

【0007】

【発明が解決しようとする課題】上述の如く、従来のパターン欠陥検査装置は、位相シフトマスクのような試料については、適用が困難であったり、装置の複雑化を免れ得なかったりする問題があった。

【0008】そこで本発明は、位相シフトマスクのような試料の場合であっても、構成の複雑化を招かず、簡単に、かつ厳密な検査を行えるパターン欠陥検査方法および検査装置を提供することを目的としている。

【0009】

【課題を解決するための手段】上記目的を達成するために、本発明は、次の点に着目したものである。すなわち、位相シフトマスクのような試料では、一般的に、メモリセル形成箇所のように一定形状のパターンが繰返し配置される領域に位相シフトが適用される。したがっ

3

て、このような領域では一定領域分毎の測定データ同士を比較すれば欠陥を検出できることになる。

【0010】このような着想に基き、本発明に係るパターン検査方法では、被検査パターンの形成されている試料を光学的に走査して得られた測定データと上記試料への上記被検査パターンの作成時に用いた設計データとを順次比較して上記被検査パターンの欠陥を検出するパターン欠陥検査方法において、一定形状のパターンが繰返し形成されている領域では、少なくとも前記走査によって順次得られる一定領域分毎の測定データ同士または上記走査によって順次得られる一定領域分毎の測定データと基準となる上記一定領域分のデータとを比較して前記被検査パターンの欠陥情報を得る検査手法を取入れている。

【0011】また、本発明に係るパターン欠陥検査装置では、被検査パターンの形成されている試料を光学的に走査して上記被検査パターンの実測データを得る測定データ取得手段と、前記試料への前記被検査パターンの作成時に用いた設計データを記憶した記憶手段と、この記憶手段から読み出された設計データと前記測定データ取得手段で得られた測定データとを比較して前記被検査パターンの欠陥情報を得る第1の欠陥情報取得手段と、前記記憶手段から読み出される前記設計データに基いて一定形状のパターンが繰返し形成されている領域を示す領域情報を出力する手段と、この手段から前記領域情報が出力されているとき、前記走査によって順次得られる一定領域分の測定データ同士または上記走査によって順次得られる一定領域分毎の測定データと基準となる上記一定領域分のデータとを比較して前記被検査パターンの欠陥情報を得る第2の欠陥情報取得手段と、前記第1および第2の欠陥情報取得手段で得られた欠陥情報を予め定められた判定基準に基いて判定する手段とを備えている。

【0012】

【作用】本発明に係る欠陥検査方法および欠陥検査装置では、一定形状のパターンが繰返し形成されていない領域では、従来の装置と同様に設計データと測定データとの比較によって欠陥情報を得ている。また、一定形状のパターンが繰返し形成されている領域では、たとえば設計データと測定データとの比較さらに測定データと測定データとの比較の2種類のデータ比較で欠陥情報を得ているとなり、それぞれの比較方式での利点を生かして信頼性の高い検査結果を得ることができる。また、位相シフトマスクのような試料の場合であっても、一定形状のパターンが繰返し形成されている領域（位相シフトの設けられている領域）では、測定データと測定データとの比較による検査が実行されるので、特に位相シフトの設計データがなくても検査を行うことが可能となる。

【0013】

【実施例】以下、図面を参照しながら実施例を説明する。図1には本発明の一実施例に係るパターン欠陥検査

4

装置、ここには全自動マスク検査装置の概略構成が示されている。

【0014】同図において、1はXYθテーブルを示している。XYθテーブル1の上に試料である被検査マスク2を配置し、この被検査マスク2の上から光源3を使ってマスク上のパターンを照明する。そして、被検査マスク2に描かれているパターン像を拡大光学系4を用いてCCDラインセンサ5の受光面に結像させ、このときにCCDラインセンサ5から得られた出力をセンサ回路6でA/D変換して測定データSを得る。この測定データSはデータ比較回路7に送られる。また、XYθテーブル1の位置を検出するレーザ測長システム9が設けてあり、このレーザ測長システム9によって得られた位置情報Pは位置回路10を経てデータ比較回路7に送られる。

【0015】ここで、被検査マスク2の全体をCCDラインセンサ5で走査してパターン情報を得る方法を説明する。図2には被検査マスク2の駆動形態とCCDラインセンサ5の撮像幅とが示されている。図3には図2の一部を拡大するとともにCCDラインセンサ5の測定走査の様子が示されている。すなわち、CCDラインセンサ5で測定できる幅は限られているため、図2中に破線矢印で示すように、XYθテーブル1をY軸方向に連続的に動かし、Y軸方向の端部に達した時点でXYθテーブル1をX軸方向にCCDラインセンサ5の測定幅だけステップ移動させ、以下同様の動作を繰返してマスク全面の測定走査が行われる。

【0016】再び図1に戻る。磁気デスク装置11には、被検査マスク2にパターンを形成したときに用いた設計データが格納されている。この設計データは制御計算機12の制御下で読み出され、ビットパターン発生回路13に送られて2値化された図形データに変換された後、データ比較回路7に送られる。

【0017】データ比較回路7は、具体的には図4に示すように構成されている。すなわち、ビットパターン発生回路13によって2値化された設計データQを多値化回路14に導入し、この多値化回路14で適当なフィルタ処理を施して多値化する。これは次のような理由に基づく。測定データSは拡大光学系4の解像特性やCCDラインセンサ5のアバーチャ効果によってフィルタが作用した状態となっている。そこで、測定データSに合せるために、設計データQにフィルタ処理を施しているのである。

【0018】多値化された設計データQと測定データSとをブリアライメント回路15に導入する。このブリアライメント回路15は、位置情報Pを参考にして設計データQと測定データSとの位置合せを行なう。そして、位置合せされた設計データQと測定データSとを比較回路16に導入する。この比較回路16は、両データを所定のアルゴリズムにしたがって比較する。この比較結果

5

はメモリ17に位置情報とともに格納される。

【0019】測定データSは、他方においては切替器18を介して第1のメモリ19あるいは第2のメモリ20に格納される。切替器18は、常時は図に示すように中立位置に保持され、制御計算機12から与えられる切換信号Rで動作して測定データSを第1のメモリ19および第2のメモリ20に交互に格納する。

【0020】切換信号Rは次のような場合に与えられる。すなわち、図5に示すように被検査マスク2上において、たとえばメモリセル形成箇所がA1, A2, A3, …で示す領域であるとする、これらの領域A1, A2, A3, …では通常、一定形状のパターンを繰返し配置したものとなっている。したがって、繰返しパターンが正確に形成されているときには、領域A1, A2, A3, …で得られた、たとえば測定データS1, S1', S1''は一致するはずである。

【0021】そこで、領域A1, A2, A3, …のように一定形状のパターンが繰返し配置される領域では、設計データの供給過程で各領域の始点および終点が到来する毎にフラグが立つように予め磁気ディスク装置11にフラグ信号を記憶させておき、このフラグ信号を切換信号Rとして用いている。すなわち、領域A1の始点が到来すると、切替器18が第1のメモリ19側に切替わり、領域A1の測定データS1, S2, ……Snが第1のメモリ19に蓄えられる。そして、領域A1の終点が到来すると中立位置に切替わる。次に、領域A2の始点が到来すると、切替器18が第2のメモリ20側に切替わり、領域A2の測定データS1', S2', ……Sn'が第2のメモリ20に蓄えられる。なお、第1のメモリ19および第2のメモリ20は、実際には独立した2系統の記憶部A, Bおよびa, bを備えており、これら記憶部に交互に測定データを蓄えるようにしている。

【0022】このようにして、第1のメモリ19および第2のメモリ20に蓄えられた測定データSは読み出された後、ブリアライメント回路21において位置合せされ、続いて比較回路22で比較される。そして、比較結果がメモリ23に格納される。一方、メモリ17に格納された比較結果とメモリ23に格納された比較結果とを用いて欠陥の有無を判定する判定回路24が設けられている。この例の場合、判定回路24は、一定形状のパターンが繰返し形成されていない領域ではメモリ17の内容を尊重し、一定形状のパターンが繰返し形成されている領域ではメモリ23の内容を尊重し、比較結果の偏差が一定値以上の箇所を欠陥と判定する。そして、欠陥情報は位置情報とともに図1に示す欠陥用記憶装置25に格納される。

【0023】なお、図中26は欠陥用記憶装置25に格納されている欠陥データと設計データとを色分けして表示するモニタを示し、27は被検査マスクをXYθテーブル1上にロードするためのオートローダ制御回路を示

6

し、28はテーブル制御回路を示し、29はオートフォーカス制御回路を示している。次に、上記のように構成された全自動マスク検査装置の動作を説明する。

【0024】まず、一定形状のパターンが繰返し形成されていない領域では、切替器18が中立位置に保持されているので従来装置と同様に動作する。すなわち、設計データがビットパターン発生回路13で展開されて多値化回路14に入る。そして、多値化処理された設計データQと実際に測定して得られた測定データSとがブリアライメント回路15に入り、位置情報Pを参考にして位置ずれ量が補正された後、比較回路16に送られる。比較結果が位置情報とともにメモリ17に格納される。

【0025】一方、図5に示す領域A1, A2, A3, …のように繰返し部分の検査に入ると、上記と同様に設計データQと測定データSとの比較が行われる。加えて、各領域の始点が到来する毎に切替器18が切換え動作を行うので領域A1の測定データS1, …Snが第1のメモリ19のA部に蓄えられ、続いて領域A2の測定データS1' …Sn'が第2のメモリ20のa部に蓄えられ、続いて領域A3の測定データS1'', …Sn''が第1のメモリ19のB部に蓄えられ、以下同様の順序で測定データSが蓄えられる。

【0026】この期間に、第1のメモリ19のA部に蓄えられている測定データと第2のメモリ20のa部に蓄えられている測定データとが読み出され、ブリアライメント回路21で位置合せされた後に比較回路22で比較される。そして、比較結果がメモリ23に格納される。なお、比較動作が終わった時点で第1のメモリ19のA部に蓄えられている測定データがクリアされる。続いて、第1のメモリ19のB部に蓄えられている測定データと第2のメモリ20のa部に蓄えられている測定データとが読み出され、ブリアライメント回路21で位置合せされた後に比較回路22で比較される。そして、比較結果がメモリ23に格納される。比較動作が終わった時点で第2のメモリ20のa部に蓄えられている測定データがクリアされる。以下、同様にして走査方向に隣接した領域の測定データ同士の比較が行われる。

【0027】判定回路24は、この例では、一定形状のパターンが繰返し形成されていない領域ではメモリ17の内容を尊重し、一定形状のパターンが繰返し形成されている領域ではメモリ23の内容を尊重し、比較結果の偏差が一定値以上の箇所を欠陥と判定する。そして、欠陥情報を位置情報とともに欠陥用記憶装置25に格納する。

【0028】なお、ブリアライメント回路21は、次のような理由で設けられている。すなわち、一定形状のパターンが繰返し形成されている領域での測定データ同士を比較する場合、図5に示すようにS1, …Snの領域を測定したときの個々の測定データに対応する座標位置とS1' …Sn'の領域を測定したときの個々の測定デ

7

ータに対応する座標位置とは厳密には異なる。この不一致を補正するため、ブリアライメント回路 21 は、それぞれのデータが比較される前に第 1、第 2 のメモリー 19、20 のデータを取込み、一例として第 1 のメモリー 19 のデータの一部分と第 2 のメモリー 20 のデータの一部分とのパターンマッチングを行なって不一致度（この一致度を求める方法は様々な方法が考えられる）を計算し、この不一致度が最小となるような位置ずれ量を算出し、位置を補正しているのである。なお、必要に応じてブリアライメント回路 18 に位置データを入力することも考えられる。

【0029】このように、一定形状のパターンが繰返し形成されていない領域では、従来の装置と同様に設計データと測定データとの比較によって欠陥情報を得ている。また、一定形状のパターンが繰返し形成されている領域では、測定データと測定データとの比較で欠陥情報を得ている。したがって、位相シフトマスクのような試料の場合であっても、一定形状のパターンが繰返し形成されている領域（位相シフトの設けられている領域）では、測定データと測定データとの比較による検査を実行でき、特に位相シフトの設計データがなくても検査を行うことが可能となる。同様に、IC 素子のコンタクトホール部（この部分は繰返して存在する）なども良好に検査できる。すなわち、コンタクトホール部の場合、微妙な透過光量変化があっても、設計データと測定データとの比較ではその欠陥を検出することが難しい。しかし、測定データ同士の比較検査では比較的容易にその差を検出でき、欠陥と特定できる。

【0030】なお、上述した実施例は、一定形状のパターンが繰返し形成されていない領域では設計データと測定データとの比較情報を採用して欠陥判定を行い、一定形状のパターンが繰返し形成されている領域では測定データ同士の比較情報を採用して欠陥判定を行っているが、一定形状のパターンが繰返し形成されている領域においては、設計データと測定データとの比較情報と、測定データ同士の比較情報とを使って総合的な欠陥判定を行わせるようにしてもよい。この場合、欠陥の論理和をとるか、論理積を取るか、適当な重み付け演算（これはハード的に行ってもよいし、ソフト的に行ってもよい）を行うかによって欠陥を判定するようにしてもよい。これらの選択は検査前にオペレータによって、あるいは予め設定された条件に基づいて行われるようにしてもよい。

【0031】このようにすることによって、欠陥検出率をより向上させることができる。たとえば、設計データと測定データとの比較ではパターンのコーナ部の欠陥検出率が低下する。すなわち、フォトマスクを例にとると、パターンのコーナ部は、マスク製作時に既に丸まっており、これは IC 製作上では欠陥とはならない。したがって、設計データと測定データとを比較する場合には、上記部分の検出感度を意識的に低下させる必要があ

8

る。しかし、測定データ同士の比較では、既に丸まったコーナ同士の比較となるため、検出感度を上げやすい。このように、それぞれの欠陥検出の得意とする方式を引き出すようにしてパターンの欠陥検出が可能となる。

【0032】また、上述した実施例では、一定形状のパターンが繰返し形成されている領域において、最初の繰返し部分の測定データと 2 番目の繰返し部分の測定データ（すなわち、n 番目と n+1 番目の測定データ）との比較を行わせているが、たとえば最初の繰返し部分の測定データを基準データとして固定しておき、これと順次測定される繰返し部分の測定データとを比較するようにしてもよい。さらに、繰返し部分の基準データとして、設計データとの比較で欠陥が生じていない部分の測定データを基準データとして用いてもよい。

【0033】さらに、オペレータに欠陥が認識されたことを知らせるために、その条件と検査結果とをレビュー時に色の差等で示して、その違いを表示するようにしてもよい。

【0034】

【発明の効果】以上のように、本発明によれば、繰返しパターンが存在しない部分については従来の装置と同様な手法で欠陥検出を行え、また繰返しパターンが存在する部分については設計データがなくても欠陥を検出することができる。したがって、位相シフトマスクのような試料の場合でも、装置の複雑化を招くことなく、簡単に、かつ厳密な検査を行うことができる。

【図面の簡単な説明】

【図 1】本発明の一実施例に係るパターン欠陥検査装置の概略構成図

【図 2】同装置において試料に対する光学的走査を説明するための図

【図 3】同装置において試料に対する光学的走査を説明するための図

【図 4】同装置におけるデータ比較回路の構成図

【図 5】繰返しパターンの存在する試料のパターンレイアウト例を説明するための図

【符号の説明】

1…XYθ テーブル	2…被検査マスク
3…光源	4…拡大光学系
5…CCD ラインセンサ	6…センサ回路
7…データ比較回路	9…レーザ測長システム
10…位置回路	11…磁気ディスク装置
12…制御計算機	13…ビットパターン発生回路
14…多値化回路	15、21…ブリアライメント回路
16、22…比較回路	17、23…メ

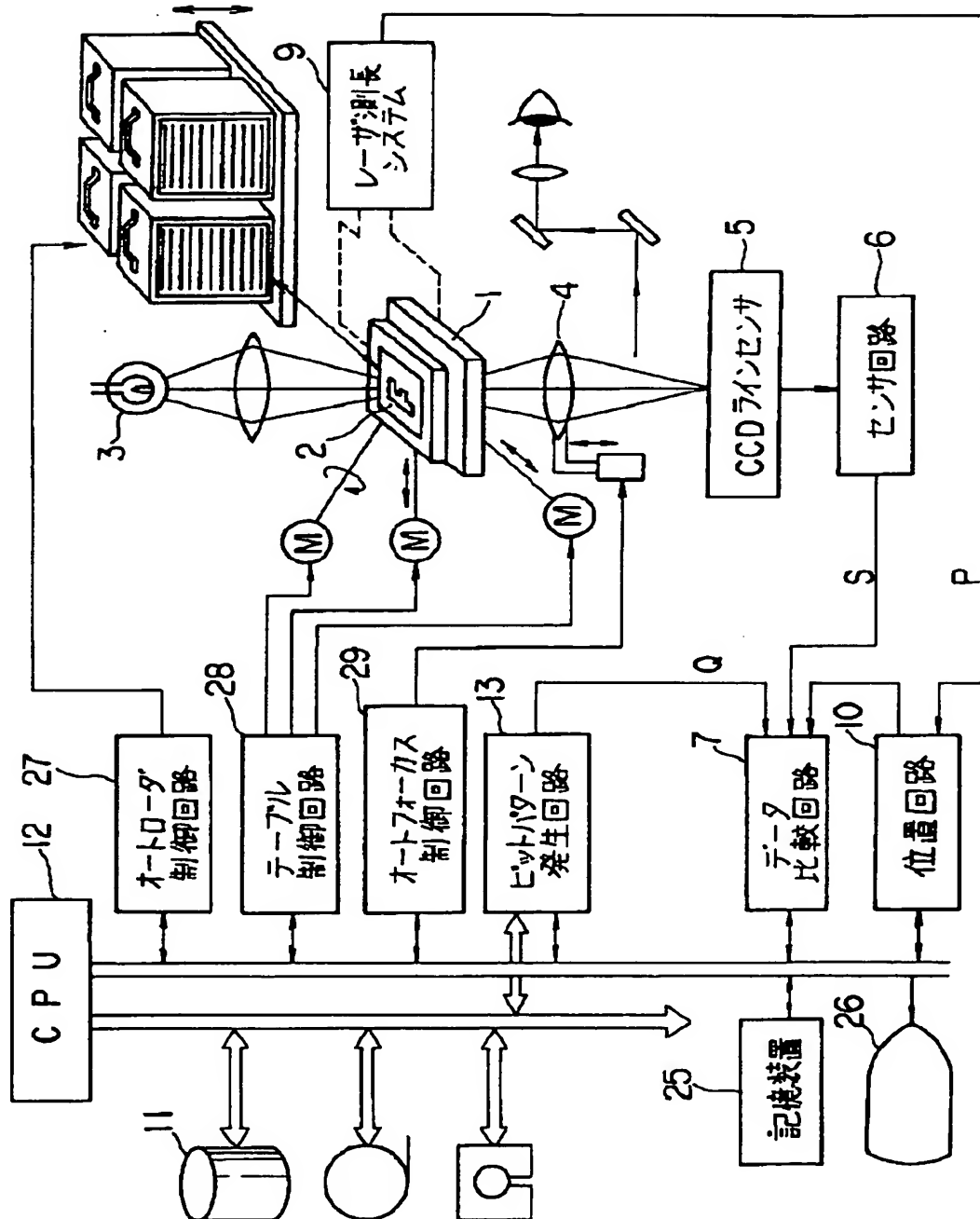
モリ
18…切替器
モリ

19…第1のメ

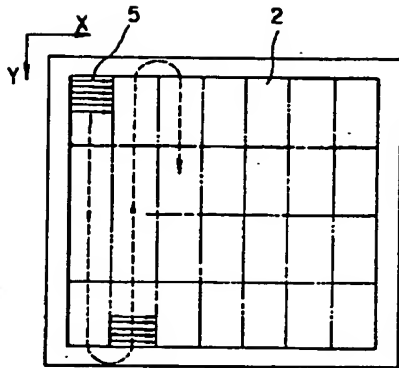
* 20…第2のメモリ
25…欠陥用記憶装置

24…判定回路
26…モニタ

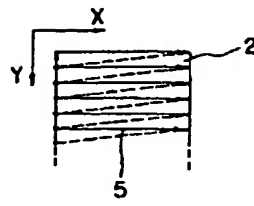
【図1】



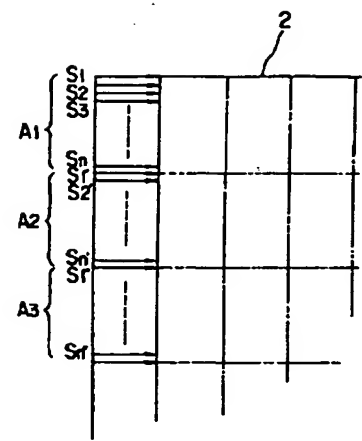
【図2】



【図3】



【図5】



【図4】

